

# LT5802D

# 2.4G无线射频通讯芯片

## 芯片特点

- 2.4G SOC 无线射频通讯芯片
- 支持QFN24的封装
- 支持单面板
- 空中传输距离达50米或以上
- 支持33毫米导线天线
- 10个功能自定义管脚
- 2KW MTP程序空间（可编程1000次以上）
- 支持端口唤醒功能，一个硬件16位定时器，两个8位带PWM功能定时器，一个硬件比较器，12位精度电阻式ADC
- 外围电路简单
- 抗干扰能力强



## 芯片简介

LT5802D是一款低成本，高集成度的2.4GHz SOC的无线收发芯片，片上集成发射机，接收机，频率综合器，GFSK 调制解调器和低功耗的MCU。发射机支持功率可调，接收机采用数字扩展通信机制，在复杂环境和强干扰条件下，可以达到优良的收发性能。传输GFSK信号，发射功率最大可以到+6dBm。接收机采用低中频结构，接收灵敏度可以达到-98dBm@62.5Kbps。

LT5802D片上的MCU功耗低，可唤醒，有2KW MTP程序空间，128Bytes数据空间，使用C/ASM语言编程，同时提供完整的仿真和烧录器，方便客户使用。

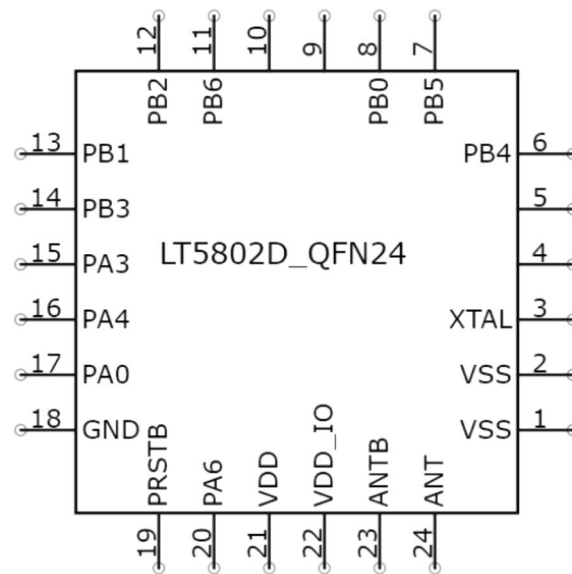
LT5802D在系统应用上，只需少数外围被动器件。单面板就可以保证功能和性能，支持33mm导线天线大大降低了系统方案的外围成本。

芯片采用QFN24脚的封装，符合RoHS 标准。

## 典型应用

- 无线玩具小车
- 无线玩具船舶

## 1.封装管脚顺序:



## 2.管脚描述

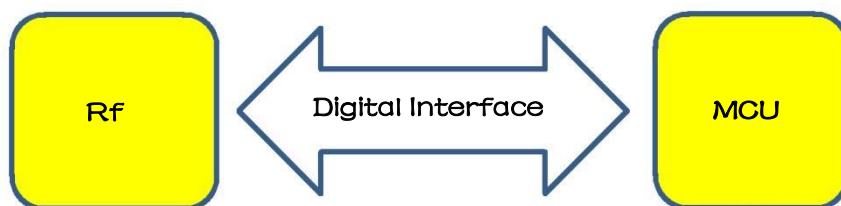
Pin No	Pin Name	Type	Description
1	VSS	VSS	地 (烧录PIN)
2	VSS	VSS	地
3	XTAL_IN	AI	晶体振荡器输入脚
4	/	/	/
5	/	/	/
6	PB4	IO	1) 端口 B4, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式 2) ADC 模拟输入通道4。 3) Timer2 的 PWM 输出。
7	PB5	IO	1) 端口 B5, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道5。

			3) 外部中断源0, 上升沿和下降沿都可触发中断。 4) Timer3 的 PWM 输出。
8	PB0	I0	1) 端口 B0, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道0。 3) 外部中断源1, 上升沿和下降沿都可触发中断。
9	/	/	/
10	/	/	/
11	PB6	I0	1) 端口 B6, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道6。 3) 比较器的负输入源4。 4) Timer3 的 PWM 输出。
12	PB2	I0	1) 端口 B2, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道2。 3) Timer2 的 PWM 输出。
13	PB1	I0	1) 端口 B1, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道1。
14	PB3	I0	1) 端口 B3, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道3。
15	PA3	I0	1) 端口 A3, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。(烧录PIN) 2) ADC 模拟输入通道8。 3) 比较器的负输入源0。 4) Timer2 的 PWM 输出。
16	PA4	I0	1) 端口 A4, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道9。 3) 比较器的正输入源。 4) 比较器的负输入源1。 5) 外部中断源 1。上升沿和下降沿均可触发中断。
17	PA0	I0	1) 端口 A0, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道10。 3) 比较器的输出。 4) 外部中断源 0。上升沿和下降沿均可触发中断。
18	GND	GND	地
19	PRSTB/PA5	I0	1) 端口 A5, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。(烧录PIN) 2) 硬件复位脚
20	PA6	I0	1) 端口 A6, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。(烧录PIN)

			2) X2: 外部晶体振荡器引脚
21	VDD	Power	电源输入 (烧录PIN)
22	VDD_I0	Power	数字I0 电源输入
23	ANTB	Balanced RF	射频输入输出b (通过0R电阻接地)
24	ANT	Balanced RF	射频输入输出

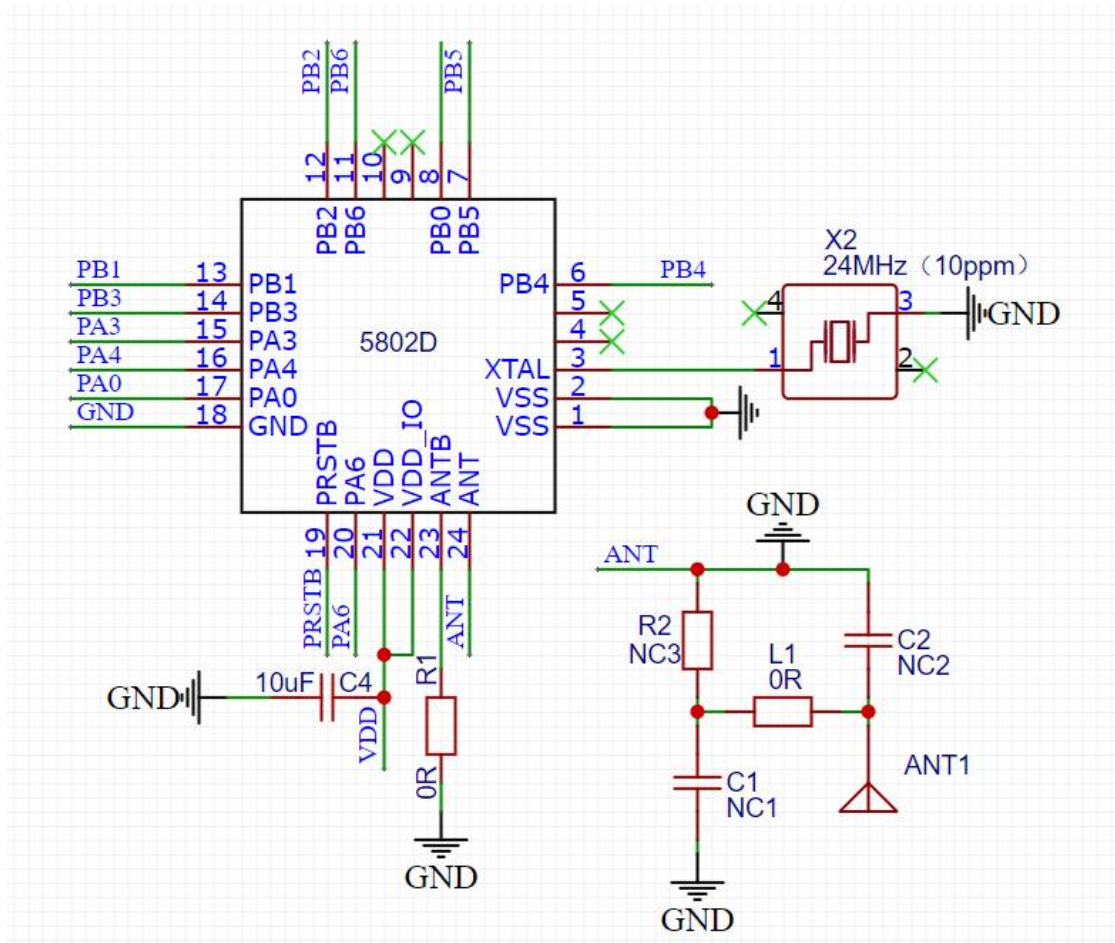
注: I0口均支持可编程上下拉电阻

### 3.IC内部数字接口

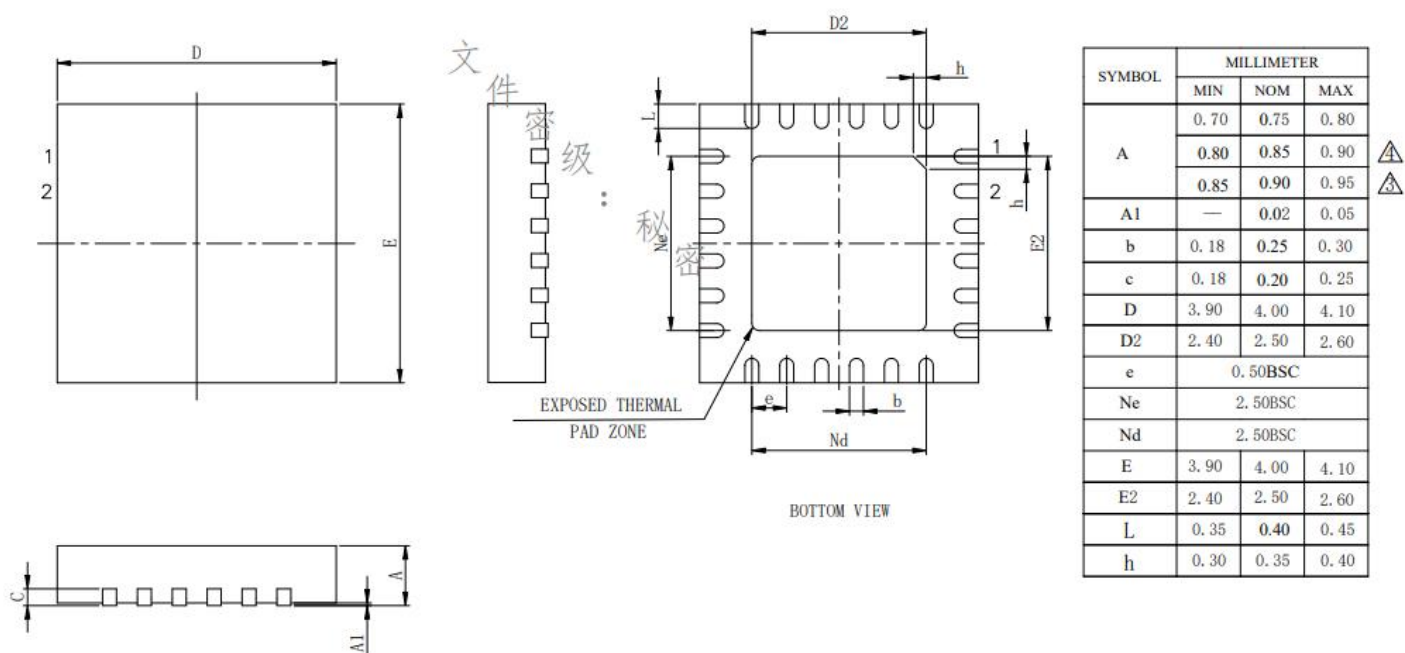


RF数据输入输出	IIC_DAT	↔	PB7	功能脚
RF时钟信号	IIC_CLK	↔	PA7	功能脚

### 4.LT5802D参考原理图



## 5. 封装尺寸参数



## 极限值

Table 1. 射频极限值

Parameter	Symbol	MIN	TYP	MAX	Unit
工作温度.	$T_{OP}$	-10		+85	°C
存储温度.	$T_{STORAGE}$	-55		+125	°C
工作电压	$V_{IN\_MAX}$	2.4	3.3	+3.7	VDC
IO电压	$V_{OTHER}$	-0.3		+3.7	
输入射频信号强度	$P_{IN}$			+6	dBm

### Notes:

1. 极限值表示芯片在超出此条件工作时，可能会损坏。芯片在建议工作值范围内功能正常。
2. 芯片对静电比较敏感，在运输和存储时，最好使用防静电设备，用机器或手工焊接时要有良好的接地。

## 射频电气特性

**Table 1. 电气特性**

下面的电气特性都是在 TA = 25 C, LDO\_VDD= VDD\_IO = 3.3 VDC条件下得到的。

Parameter	Symbol	MIN	TYP	MAX	Units	Test Condition and Notes
工作电压						
直流工作电压		2.4		3.7	VDC	Input to VDD_IO and LDO_VDD pins.
工作电流						
TX工作电流	IDD_TXH		24		mA	POUT =2dBm
	IDD_TXL		15		mA	POUT = low power setting
RX工作电流	IDD_RX		18		mA	
Idle mode工作电流	IDD_IDLE1		1.4		mA	Configured for BRCLK output running.
	IDD_IDLE2		1.1		mA	Configured for BRCLK output OFF.
Sleep mode工作电流	IDD_SLP		10		uA	
数字输入						
高电平电压	VIH	0.8		1.2	V	
		VDD_IN		VDD_IN		
低电平电压	VIL	0		0.8	V	
输入电容	C_IN			10	pF	
输入漏电	I_LEAK_IN			10	uA	
数字输出						
高电平电压	VOH	0.8		VDD_IN	V	
		VDD_IN		VDD_IN		
低电平电压	VOL			0.4	V	
输出电容	C_OUT			10	pF	
输出漏电	I_LEAK_OUT			10	uA	
I2C电平边沿时间	T_RISE_OUT			5	nS	
时钟信号						
I2C时钟沿上升下降时间	Tr_spi			25	nS	Requirement for error-free register reading, writing.
I2C时钟速度	FSPI	0	2		MHz	
收发器特性						

工作频率	F_OP	2400		2482	MHz	
天线端口差异 (Z0=50Ω)	VSWR_I		<2:1		VSWR	Receive mode.
	VSWR_O		<2:1		VSWR	Transmit mode.

Parameter	Symbol	MIN	TYP	MAX	Unis	Test Condition and Notes
<i>Receive Section</i>						Measured using 50 Ohm balun. For BER ≤ 0.1%:
接收灵敏度			-87		dBm	1Mbps
			-90		dBm	250Kbps
			-93		dBm	125Kbps
			-98		dBm	62.5Kbps
最大输入功率		-20	1		dBm	
数据率	Ts		1		us	
抗干扰特性						For BER ≤ 0.1%
同频干扰	CI_cochanne I		+9		dB	-60 dBm desired signal.
1MHz相邻信号干扰	CI_1		+6		dB	-60 dBm desired signal.
2MHz相邻信号干扰	CI_2		-12		dB	-60 dBm desired signal.
3MHz相邻信号干扰	CI_3		-24		dB	-67 dBm desired signal.
带外干扰	OBB_1	-10			dBm	30 MHz to 2000 MHz
	OBB_2	-27			dBm	2000 MHz to 2400 MHz
	OBB_3	-27			dBm	2500 MHz to 3000 MHz
	OBB_4	-10			dBm	3000 MHz to 12.75 GHz
<i>Transmit Section</i>						Measured using 50 Ohm balun3:
发射功率	PAV			6		POUT= maximum output power Reg09=0x4800
			2	10	dBm	POUT = nominal output power, Reg09=0x6030
		-17				POUT=minimum output power, Reg09=1FC0
二次谐波			-50		dBm	Conducted to ANT pin.
三次谐波			-50		dBm	Conducted to ANT pin.
调制特性						
最大频偏	00001111 pattern	Δf1avg	280		kHz	
	01010101 pattern	Δf2max	225		kHz	
带内辐射						
2MHz频偏	IBS_2			-40	dBm	



	>3MHz频偏	IBS_3			-60	dBm	
带外辐射	OBS_0_1		< -60	-36	dBm	30 MHz ~ 1 GHz	
	OBS_0_2		-45	-30	dBm	1 GHz ~ 12.75 GHz, excludes desired signal and harmonics.	
	OBS_0_3		< -60	-47	dBm	1.8 GHz ~ 1.9 GHz	
	OBS_0_4		< -65	-47	dBm	5.15 GHz ~ 5.3 GHz	

**Note:**

1. 测试是在2460MHz频率下进行，干扰信号以1MHz间隔测试。同时因为干扰信号的谐波会影响性能，所以要对其进行良好的滤波。
2. 在一些应用中，天线前端会加上滤波器，或者受到天线有效带宽的限制。

Parameter	Symbol	MIN	TYP	MAX	Unit	Test Condition and Notes	
<i>射频VCO和PLL</i>							
PLL锁定范围	FLOCK	2366		2516	MHz		
发射接收机频偏			—		ppm	Same as XTAL pins frequency tolerance	
信道宽度			1		MHz		
单边带相位噪声			≤ -95		dBc/H z	550kHz offset	
			≤ -115		dBc/H z	2MHz offset	
晶体频率			24.00 0		MHz	Designed for 24 MHz crystal reference freq.	
芯片内部晶体调节范围			±20		ppm	See Register 27 description. Amount of pull depends on crystal spec. and operating point.	
PLL稳定时间	THOP		75	150	uS	Settle to within 30 kHz of final value.	
辐射	OBS_1		< -75	-57	dBm	30 MHz ~ 1 GHz	IDLE state, Synthesizer and VCO ON.
	OBS_2		-68	-47	dBm	1 GHz ~ 12.75 GHz	
<i>LDO 电压</i>							
压降范围	Vdo		0.17	0.5	V	Measured during Receive state	