

LT5802E

2.4G无线射频通讯芯片

芯片特点

- 2.4G SOC 无线射频通讯芯片
- 支持QFN24的封装
- 支持单面板
- 传输距离达200米
- 支持33毫米导线天线
- 8个功能自定义管脚
- 支持 SPI 和 I2C 接口
- 2KW MTP程序空间（可编程1000次以上）
- 支持端口唤醒功能，一个硬件16位定时器，两个8位带PWM功能定时器，一个硬件比较器，12位精度电阻式ADC
- 外围电路简单
- 抗干扰能力强



芯片简介

LT5802E是一款低成本，高集成度的2.4GHz SOC的无线收发芯片，片上集成发射机，接收机，频率综合器，GFSK 调制解调器和低功耗的MCU。发射机支持功率可调，接收机采用数字扩展通信机制，在复杂环境和强干扰条件下，可以达到优良的收发性能。传输GFSK信号，发射功率最大可以到+6dBm。接收机采用低中频结构，接收灵敏度可以达到-96dBm@62.5Kbps。

LT5802E片上的MCU功耗低，可唤醒，有2KW MTP程序空间，128Bytes数据空间，使用C/ASM语言编程，同时提供完整的仿真和烧录器，方便客户使用。

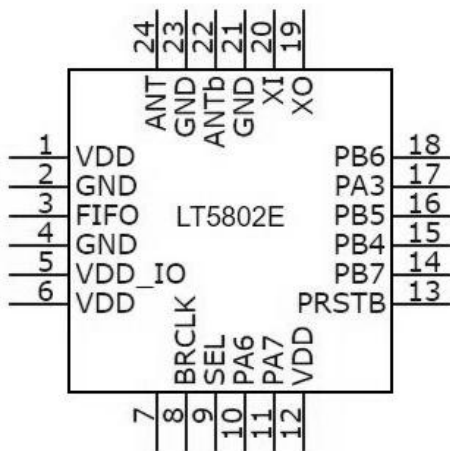
LT5802E在系统应用上，只需少数外围被动器件。单面板就可以保证功能和性能，支持33mm导线天线大大降低了系统方案的外围成本。

芯片采用QFN24脚的封装，符合RoHS 标准。

典型应用

- 无线玩具
- 遥控
- 无线键盘鼠标
- 无线组网
- 智能家居
- 工业和商用近距离通信
- IP 电话，无绳电话
- 机器间相互通信

1. 封装管脚顺序:



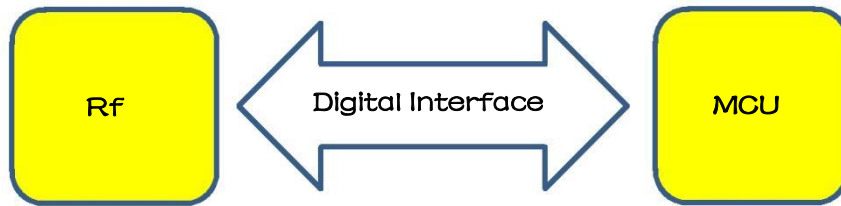
2. 管脚描述

Pin No	Pin Name	Type	Description
1	VDD	Power	电源输入 (烧录PIN)
2	VDD	Power	电源输入 (烧录PIN)
3	FIFO	0	FIFO状态标志
4	GND	GND	地
5	VDD_IO	Power	数字IO 电源输入
6	VDD	Power	电源输入 (烧录PIN)
7	/	/	/
8	BRCLK	0	内部时钟输出
9	GND	GND	地
10	PA6	I/O	1) 端口 A6, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。(烧录PIN) 1) 当使用外部晶体振荡器时, 做为 X2 引脚。
11	PA7	I/O	2) 端口 A7, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 3) 当使用外部晶体振荡器时, 做为 X1 引脚。
12	VDD	VDD	电源输入 (烧录PIN)

13	PRSTB/PA5	IO	1) 端口 A5, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。(烧录PIN) 2) 硬件复位脚
14	PB7	IO	1) 端口 B7, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道7。 3) 比较器的负输入源 5。 4) Timer3 的 PWM 输出。
15	PB4	IO	1) 端口 B4, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道 4。 3) Timer2 的 PWM 输出。
16	PB5	IO	1) 端口 B5, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道 5。 3) 外部中断源 0, 上升沿和下降沿都可触发中断。 4) Timer3 的 PWM 输出。
17	PA3	IO	1) 端口 A 位 3, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式 2) ADC 模拟输入通道 8。 3) 比较器的负输入源 0。 4) Timer2 的 PWM 输出。
18	PB6	IO	1) 端口 B6, 并可编程设定为输入或输出, 弱上拉/下拉电阻模式。 2) ADC 模拟输入通道6。 3) 比较器的负输入源4。 4) Timer3 的 PWM 输出。
19	X0	AO	晶体振荡器输出脚
20	X1	AI	晶体振荡器输入脚
21	GND	GND	地
22	ANTB	Balanced RF	射频输入输出b (通过OR电阻接地)
23	GND	GND	地
24	ANT	Balanced RF	射频输入输出 (通过OR电阻接地)

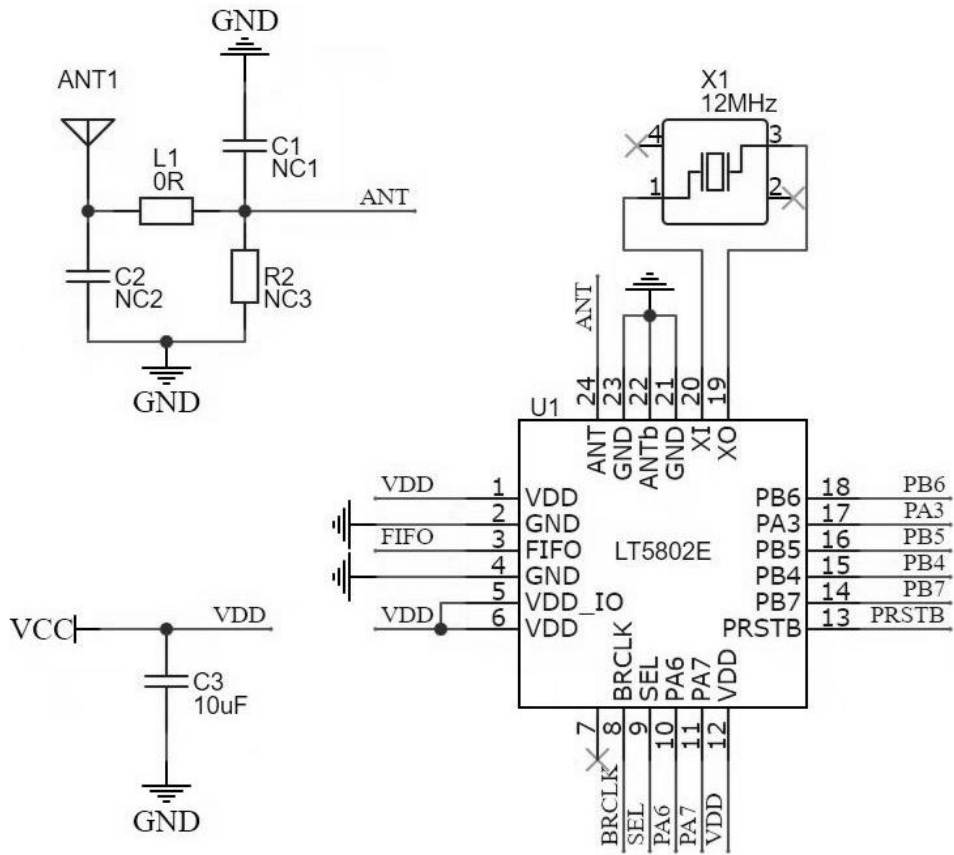
注: IO口均支持可编程上下拉电阻

3.IC内部数字接口

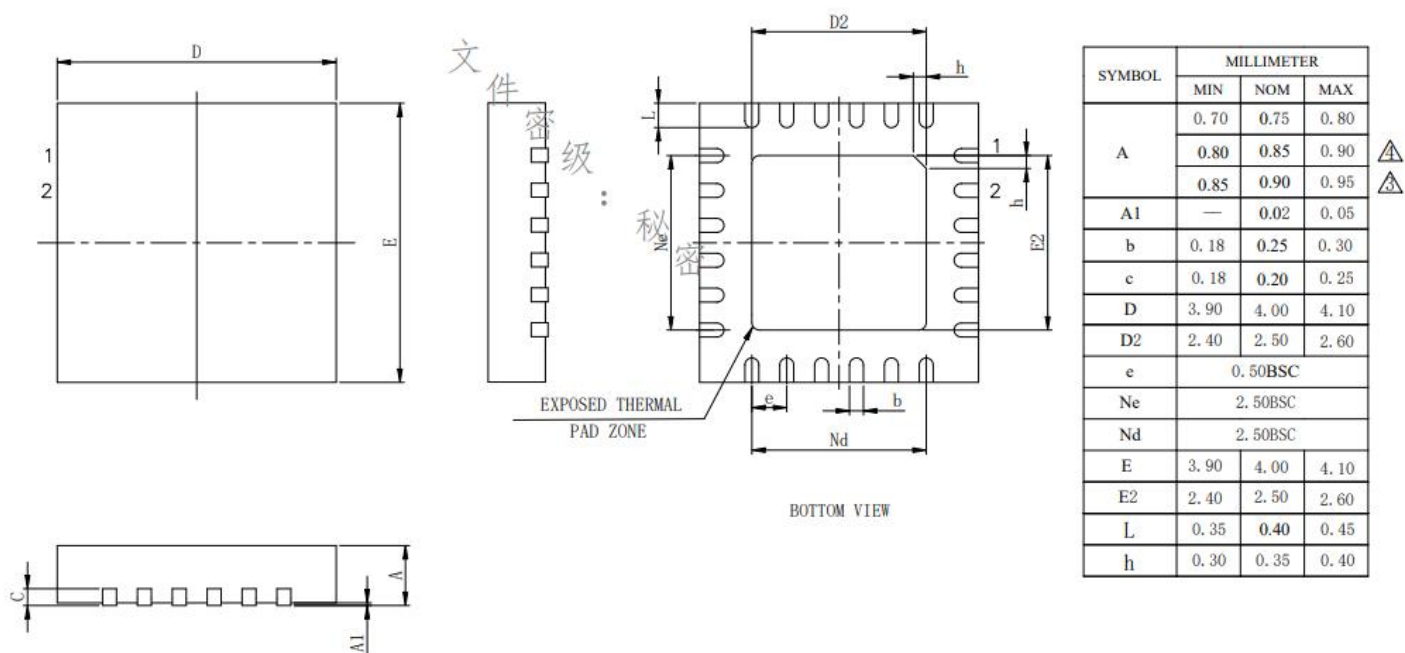


当 RST_n 为低时，将关闭芯片，电流<1uA，数字部分的值也会失去。如果想保留数字寄存器的值，可以进入 sleep 模式。当 RST_n 为高时，将开启芯片，寄存器将回重复位值	IIC_RST	↔	PA0	功能脚
data 输出脚	IIC_MISO	↔	PA4	功能脚
data 输入脚	IIC_MOIS	↔	PB3	功能脚
模式选择 0: SPI 模式 1: I2C 模式	IIC_SEL	↔	GND	功能脚
CLK 时钟输入脚	IIC_CLK	↔	PB1	功能脚
SS 为 0，使能 SPI 信号，低电平有效，也可以使芯片进入 sleep mod	IIC_SS	↔	PB2	功能脚
发射/接收状态标志位 可通过设置为高或低有	IIC_PKT	↔	PB0	功能脚

4.LT5802E参考原理图



5. 封装尺寸参数



极限值

Table 1. 射频极限值

Parameter	Symbol	MIN	TYP	MAX	Unit
工作温度.	T_{OP}	0		+80	°C
存储温度.	$T_{STORAGE}$	-55		+125	°C
工作电压	V_{IN_MAX}			+3.7	VDC
1.8V 电压	V_{DD_MAX}			+2.5	
I/O电压	V_{OTHER}	-0.3		+3.7	
输入射频信号强度	P_{IN}			+10	dBm

Notes:

1. 极限值表示芯片在超出此条件工作时，可能会损坏。芯片在建议工作值范围内功能正常。
2. 芯片对静电比较敏感，在运输和存储时，最好使用防静电设备，用机器或手工焊接时要有良好的接地。

射频电气特性

Table 2. 电气特性

下面的电气特性都是在 $T_A = 25^\circ\text{C}$, $LDO_VDD = VDD_IO = 3.3\text{VDC}$ 条件下得到的。

Parameter	Symbol	MIN	TYP	MAX	Units	Test Condition and Notes
工作电压						
直流工作电压		2.2		3.6	VDC	Input to VDD_IO and LDO_VDD pins.
工作电流						
TX工作电流	IDD_TXH		24		mA	POUT = 2dBm
	IDD_TXL		15		mA	POUT = low power setting
RX工作电流	IDD_RX		18		mA	
Idle mode工作电流	IDD_IDLE1		1.4		mA	Configured for BRCLK output running.
	IDD_IDLE2		1.1		mA	Configured for BRCLK output OFF.
Sleep mode工作电流	IDD_SLP		6		uA	
数字输入						
高电平电压	VIH	0.8		1.2	V	
		VDD_IN		VDD_IN		
低电平电压	VIL	0		0.8	V	
输入电容	C_IN			10	pF	
输入漏电	I_LEAK_IN			10	uA	
数字输出						
高电平电压	VOH	0.8		VDD_IN	V	
		VDD_IN		VDD_IN		
低电平电压	VOL			0.4	V	
输出电容	C_OUT			10	pF	
输出漏电	I_LEAK_OUT			10	uA	
SPI电平边沿时间	T_RISE_OUT			5	nS	
时钟信号						
SPI时钟沿上升下降时间	Tr_spi			25	nS	Requirement for error-free register reading, writing.
SPI时钟速度	FSPI	0	12		MHz	
收发器特性						
工作频率	F_OP	2400		2482	MHz	
天线端口差异 ($Z_0=50\Omega$)	VSWR_I		<2:1		VSWR	Receive mode.
	VSWR_O		<2:1		VSWR	Transmit mode.

Parameter	Symbol	MIN	TYP	MAX	Unis	Test Condition and Notes	
Receive Section						Measured using 50 Ohm balun. For BER ≤ 0.1%:	
接收灵敏度			-87		dBm	1Mbps	
			-90		dBm	250Kbps	
			-93		dBm	125Kbps	
			-96		dBm	62.5Kbps	
最大输入功率		-20	1		dBm		
数据率	Ts		1		us		
抗干扰特性						For BER ≤ 0.1%	
同频干扰	CI_cochannel		+9		dB	-60 dBm desired signal.	
1MHz相邻信号干扰	CI_1		+6		dB	-60 dBm desired signal.	
2MHz相邻信号干扰	CI_2		-12		dB	-60 dBm desired signal.	
3MHz相邻信号干扰	CI_3		-24		dB	-60 dBm desired signal.	
带外干扰	OBB_1	-10			dBm	30 MHz to 2000 MHz	Meas. with ACX BF2520 ceramic filter 2 on ant. pin . Desired sig. -67 dBm, BER ≤ 0.1%.
	OBB_2	-27			dBm	2000 MHz to 2400 MHz	
	OBB_3	-27			dBm	2500 MHz to 3000 MHz	
	OBB_4	-10			dBm	3000 MHz to 12.75 GHz	
Transmit Section						Measured using 50 Ohm balun3:	
发射功率	PAV			6	dBm	POUT= maximum output power Reg09=0x4800	
			2			POUT = nominal output power, Reg09=0x6030	
		-17				POUT=minimum output power,Reg09=1FC0	
二次谐波			-50		dBm	Conducted to ANT pin.	
三次谐波			-50		dBm	Conducted to ANT pin.	
调制特性							
最大频偏	0000111 1 pattern	Δf1avg	280		kHz		
	0101010 1 pattern	Δf2max	225		kHz		
带内辐射							
2MHz频偏	IBS_2			-40	dBm		
>3MHz频偏	IBS_3			-60	dBm		
带外辐射	OBS_O_1		< -60	-36	dBm	30 MHz ~ 1 GHz	
	OBS_O_2		-45	-30	dBm	1 GHz ~ 12.75 GHz, excludes desired signal and harmonics.	
	OBS_O_3		< -60	-47	dBm	1.8 GHz ~ 1.9 GHz	

	OBS_O_4		< -65	-47	dBm	5.15 GHz ~ 5.3 GHz
--	---------	--	-------	-----	-----	--------------------

Note:

1. 测试是在2460MHz频率下进行，干扰信号以1MHz间隔测试。同时因为干扰信号的谐波会影响性能，所以要对其进行良好的滤波。
2. 在一些应用中，天线前端会加上滤波器，或者受到天线有效带宽的限制。

Parameter	Symbol	MIN	TYP	MAX	Unit	Test Condition and Notes	
<i>射频VCO和PLL</i>							
PLL锁定范围	FLOCK	2366		2516	MHz		
发射接收机频偏			--		ppm	Same as XTAL pins frequency tolerance	
信道宽度			1		MHz		
单边带相位噪声			≤ -95		dBc/Hz	550kHz offset	
			≤ -115		dBc/Hz	2MHz offset	
晶体频率			12.000		MHz	Designed for 12 MHz crystal reference freq.	
芯片内部晶体调节范围			±20		ppm	See Register 27 description. Amount of pull depends on crystal spec. and operating point.	
PLL稳定时间	THOP		75	150	uS	Settle to within 30 kHz of final value.	
辐射	OBS_1		< -75	-57	dBm	30 MHz ~ 1 GHz	IDLE state, Synthesizer and VCO ON.
	OBS_2		-68	-47	dBm	1 GHz ~ 12.75 GHz	
<i>LDO 电压</i>							
压降范围	Vdo		0.17	0.5	V	Measured during Receive state	